2.4GHz 单片高速 2Mbps 无线收发芯片 nRF24L01

功能描述：

- 真正的 GFSK 单片式收发芯片
- 内置硬件链路层
- 增强型 ShockBurst™ 功能
- 自动应答及自动重发功能
- 地址及 CRC 检验功能
- 无线速率： 1 或 2Mbps
- SPI 接口速率：0~8Mbps
- 125 个可选工作频道
- 很短的频道切换时间，可用于跳频
- 与 nRF 24XX 系列完全兼容
- I/O 可接受 5V 电平的输入
- 20 脚 QFN 4×4mm 封装
- 极低成本晶振±60ppm
- 使用低成本电感和双面 PCB 板
- 低工作电压：1.9~3.6V

应用领域：

- 无线鼠标，键盘，游戏机操纵杆
- 无线数据通讯
- 无线门禁
- 安防系统
- 遥控装置
- 遥感勘测
- 智能运动设备
- 工业传感器
- 玩具

概述:

nRF24L01 是一款工作在 2.4~2.5GHz 世界通用 ISM 频段的单片无线收发器芯片。无线收发器包括:频率发生器、增强型 SchockBurst™ 模式控制器、功率放大器、晶体振荡器、调制器、解调器。输出功率、频道选择和协议的设置可以通过 SPI 接口进行设置。

极低的电流消耗：当工作在发射模式下发射功率为-6dBm 时电流消耗为 9mA，接收模式时为 12.3mA。掉电模式和待机模式下电流消耗更低。

快速参考数据

参数	数值	单位
最低供电电压	1.9	V
最大发射功率	0	dBm
最大数据传输率	2000	kbps
发射模式下，电流消耗（0dBm）	11.3	mA
接收模式下电流消耗（2000kbps）	12.3	mA
温度范围	-40~ +85	℃
数据传输率为 1000kbps 下的灵敏度	-85	dBm
掉电模式下电流消耗	900	nA

表 1、 nRF24L01 快速参考数据

分类信息

型号	描述	版本
nRF24L01	20 脚 QFN 4*4mm, RoHS&SS-00259compliant	D
nRF24L01-EVKIT	评估套件	1.0

表 2、nRF24L01 分类信息

结构方框图:

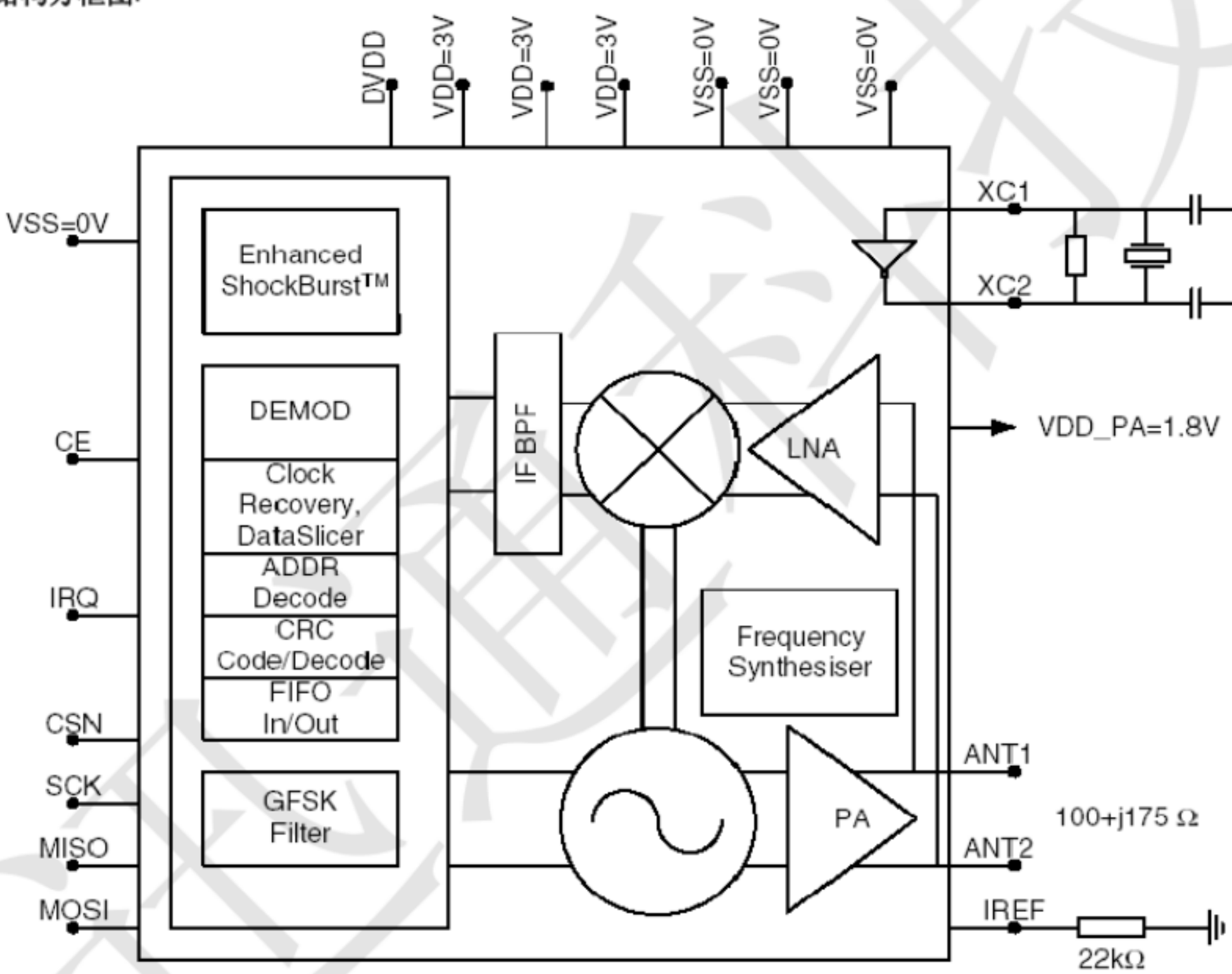


图 1 nRF24L01 及外部接口

引脚及其功能:

引脚	名称	引脚功能	描述
1	CE	数字输入	RX 或 TX 模式选择
2	CSN	数字输入	SPI 片选信号
3	SCK	数字输入	SPI 时钟
4	MOSI	数字输入	从 SPI 数据输入脚
5	MISO	数字输出	从 SPI 数据输出脚
6	IRQ	数字输出	可屏蔽中断脚
7	VDD	电源	电源（+3V）
8	VSS	电源	接地（0V）
9	XC2	模拟输出	晶体震荡器 2 脚
10	XC1	模拟输入	晶体震荡器 1 脚/外部时钟输入脚
11	VDD_PA	电源输出	给 RF 的功率放大器提供的+1.8V 电源
12	ANT1	天线	天线接口 1
13	ANT2	天线	天线接口 2
14	VSS	电源	接地（0V）
15	VDD	电源	电源（+3V）
16	IREF	模拟输入	参考电流
17	VSS	电源	接地（0V）
18	VDD	电源	电源（+3V）
19	DVDD	电源输出	去耦电路电源正极端
20	VSS	电源	接地（0V）

表 3、nRF24L01 引脚功能

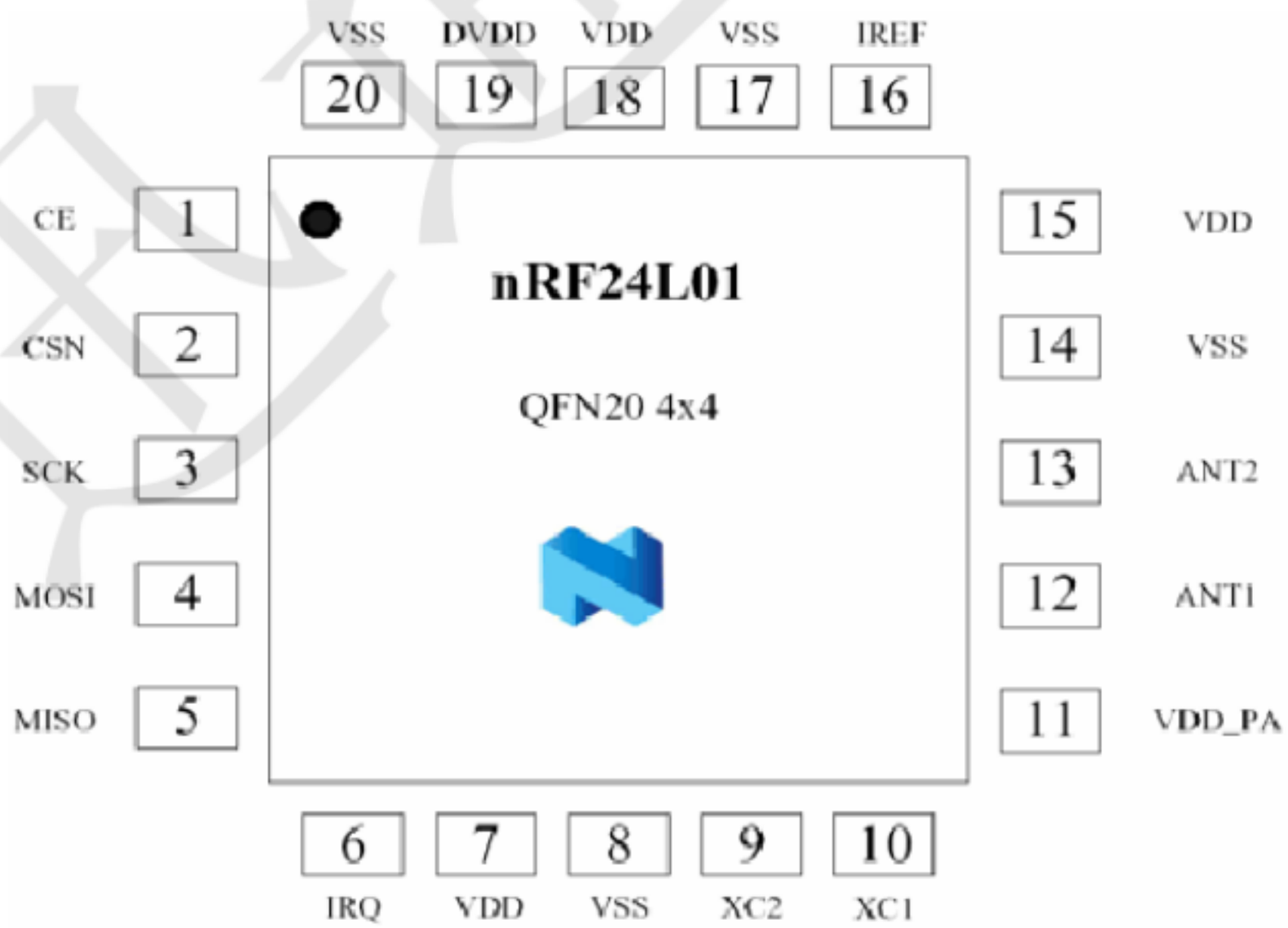


图 2 、引脚封装

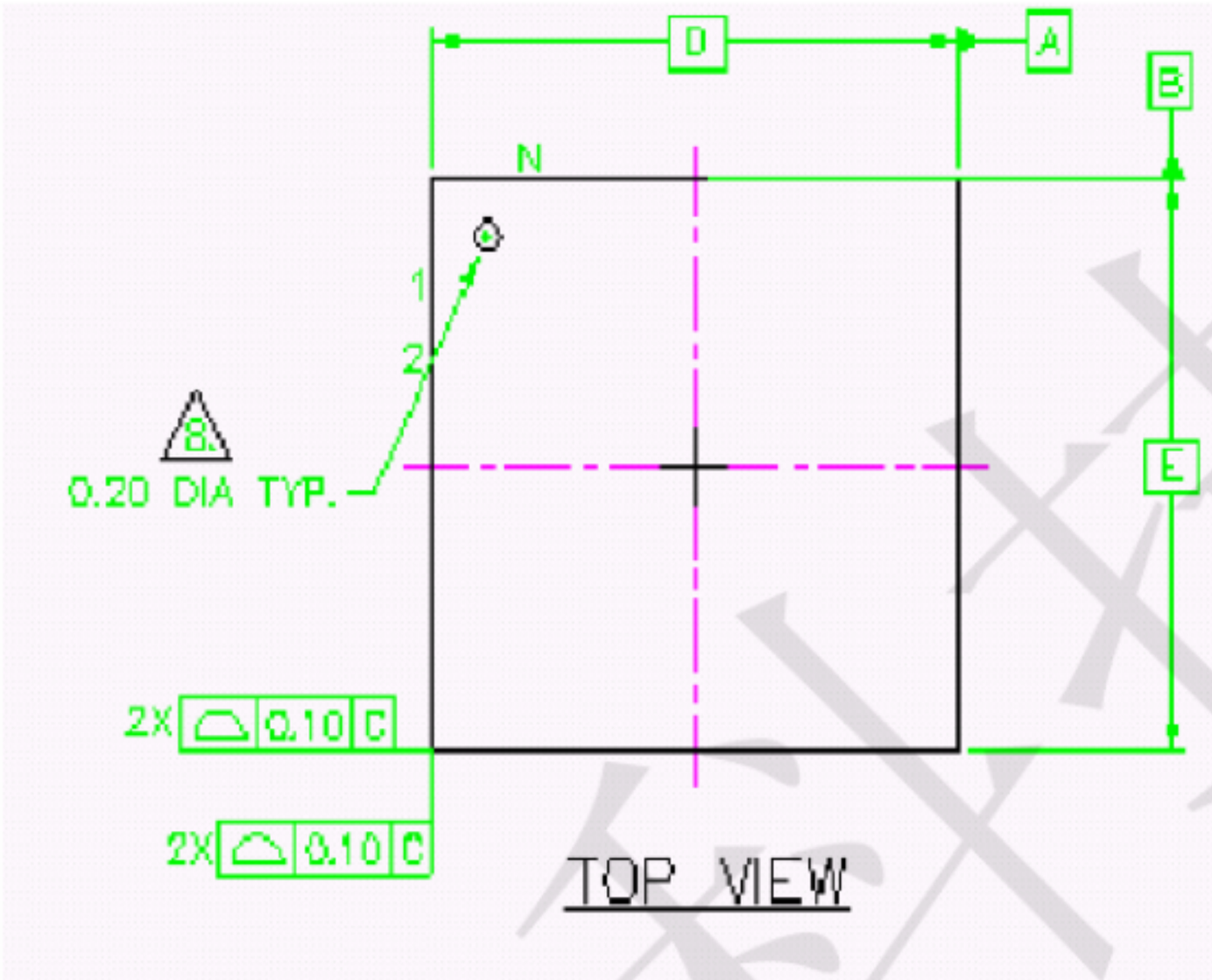
电气特性：

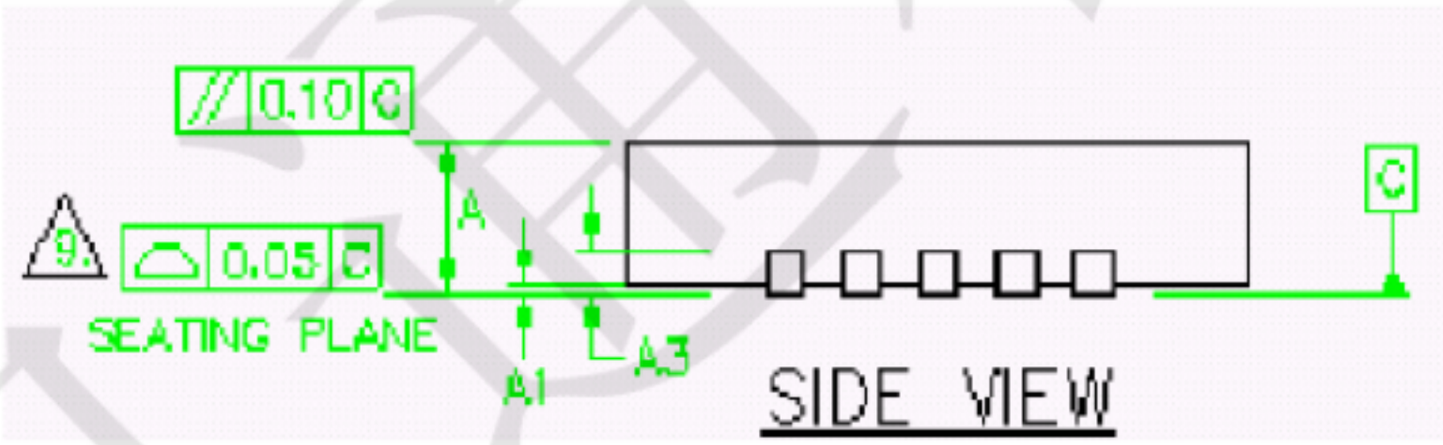
条件：VDD=+3V，VSS=0V，T_A=－40℃到+85℃

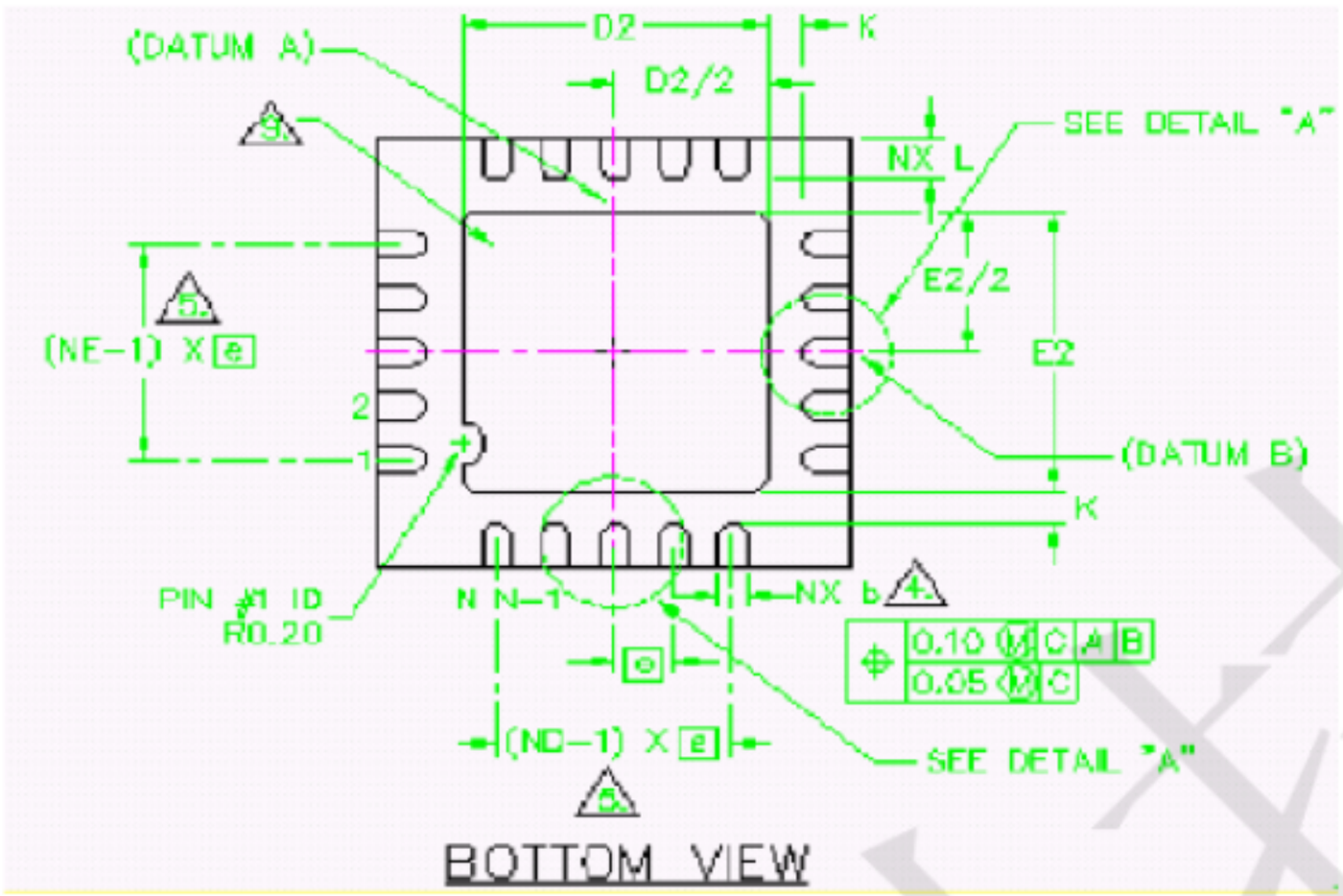
符号	参数（条件）	最小值	典型值	最大值	单位
	操作条件				
VDD	电源	1.9	3.0	3.6	V
温度	工作温度	－40	+27	+85	℃
	数字输入脚				
V_{OH}	高电平输出电压（I_{OH}=-0.5mA）	VDD-0.3		VDD	V
V_{OL}	高电平输出电压（I_{OL}=0.5mA）	VSS		0.3	V
	常用射频条件				
f_{OP}	工作频率	2400		2525	MHz
f_{XTAL}	晶振频率		16		MHz
$\triangle f_{1M}$	频移@1000kbps		±160		kHz
$\triangle f_{2M}$	频移@2000kbps		±320		kHz
R_{GFSK}	ShockBrust 模式下数据传输率	>0		2000	Kbps
$F_{CHANNEL}$	频道间距@1000kbps		1		MHz
$F_{CHANNEL}$	频道间距@2000kbps		2		MHz
	发射操作				
P_{RF}	最大输出功率		0	+4	dBm
P_{RFC}	射频功率控制范围	16	18	20	dB
P_{RFCR}	射频电源			±4	dB
P_{BW}	载波调制的 20dB 带宽		1800	2000	kHz
P_{RF1}	第一邻近通道发射功率 2MHz			-20	dBm
P_{RF2}	第二邻近通道发射功率 4MHz			-50	dBm
I_{VDD}	输出功率-18dBm 下电流		11.3		mA
I_{VDD}	输出功率-18dBm 下电流		7.0		mA
I_{VDD}	-6dBm 输出功率 ShockBrust 模式下电流		0.05		mA
I_{VDD}	待机状态下电流		32		uA
I_{VDD}	掉电状态下电流		900		nA
	接收操作				
I_{VDD}	2000kbps 数据传输率下，单通道工作电流		12.3		mA
I_{VDD}	1000kbps 数据传输率下，单通道工作电流		11.8		mA
RX_{SENS}	在 0.1%BRE(@2000kbps)下的灵敏度		-82		dBm
RX_{SENS}	在 0.1%BRE(@1000kbps)下的灵敏度		-85		dBm

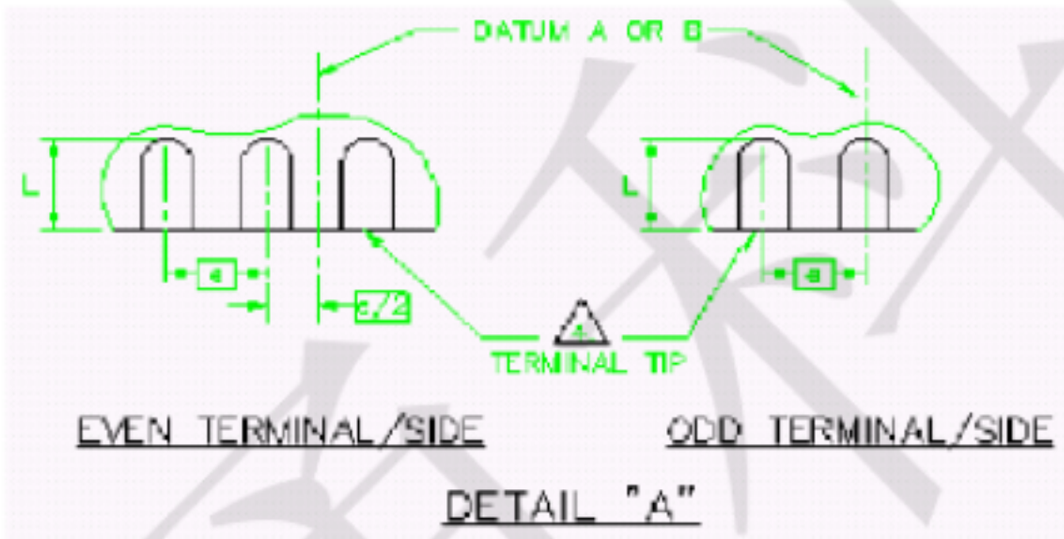
表 4、nRF24L01 电气特性

封装外形尺寸


D
A
B
N
1
2
8.
0.20 DIA TYP.
E
2X 0.10 C
2X 0.10 C
TOP VIEW


0.10 C
A
C
9.
0.05 C
SEATING PLANE
A1
A3
SIDE VIEW





Package Type		A	A1	A3	K	D/E	e	D2/E2	L	L1	b
Saw QFN20 (4x4 mm)	Min	0.80	0.00					2.50	0.35		0.18
	Typ.	0.85	0.02	0.20	0.20	4.0 BSC[12]	0.5 BSC	2.60	0.40	0.15	0.25
	Max	0.95	0.05	REF.	min			2.70	0.45	max	0.30

图 3、nRF24L01 外形封装尺寸

极限范围：

供电电压：

VDD……-0.3V~+3.6V

VSS……0V

输入电压

V_I……-0.3V~5.25V

输出电压

V_O…… VSS~VDD

总功耗

PD（T_A=85℃）…… 60mW

温度

工作温度……-40℃~+85℃

存储器温度……-40℃~+125℃

注意：强行超过一项或多项极限值使用将导致器件永久性损坏。

小心：静电敏感器件。操作时遵守防护规则。

术语表

术语	描述
ACK	确认信号（应答信号）
ART	自动重发
CE	芯片使能
CLK	时钟信号
CRC	循环冗余校验
CSN	片选非
ESB	增强型 ShockBrust™
GFSK	高斯键控频移
IRQ	中断请求
ISM	工业—科学—医学
LNA	低噪声放大
LSB	最低有效位
LSByte	最低有效字节
Mbps	兆位/秒
MCU	微控制器
MISO	主机输入从机输出
MOSI	主机输出从机输入
MSB	最高有效位
MSByte	最高有效字节
PCB	印刷电路板
PER	数据包误码率
PID	数据包识别位
PLD	载波
PRX	接收源
PTX	发射源
PWR_DWN	掉电
PWR_UP	上电
RX	接收
RX_DR	接收数据准备就绪
SPI	串行可编程接口
TX	发送
TX_DS	已发送数据

表 5、术语表

迅通科技

功能描述：

工作模式：

nRF24L01 可以设置为以下几种主要的模式，

模式	PWR_UP	PRIM_RX	CE	FIFO 寄存器状态
接收模式	1	1	1	-
发送模式	1	0	1	数据在 TX FIFO 寄存器中
发送模式	1	0	1→0	停留在发送模式，直至数据发送完
待机模式 II	1	0	1	TX FIFO 为空
待机模式 I	1	-	0	无数据传输
掉电模式	0	-	-	-

表 6、 nRF24L01 主要工作模式

关于 nRF24L01 I/O 脚更详细的描述请参见下面的表 7。

nRF24L01 在不同模式下的引脚功能

引脚名称	方向	发送模式	接收模式	待机模式	掉电模式
CE	输入	高电平>10us	高电平	低电平	-
CSN	输入	SPI 片选使能，低电平使能			
SCK	输入	SPI 时钟			
MOSI	输入	SPI 串行输入			
MISO	三态输出	SPI 串行输出			
IRQ	输出	中断，低电平使能			

表 7、nRF24L01 引脚功能

待机模式：

待机模式 I 在保证快速启动的同时减少系统平均消耗电流。在待机模式 I 下，晶振正常工作。在待机模式 II 下部分时钟缓冲器处在工作模式。当发送端 TX FIFO 寄存器为空并且 CE 为高电平时进入待机模式 II。在待机模式期间，寄存器配置字内容保持不变。

掉电模式：

在掉电模式下,nRF24L01 各功能关闭，保持电流消耗最小。进入掉电模式后，nRF24L01 停止工作，但寄存器内容保持不变。启动时间见表格 13。掉电模式由寄存器中 PWR_UP 位来控制

数据包处理方式：

nRF24L01 有如下几种数据包处理方式：

- ShockBurst™（与 nRF2401，nRF24E1，nRF2402，nRF24E2 数据传输率为 1Mbps 时相同）
- 增强型 ShockBurst™ 模式

ShockBurst™ 模式：

ShockBurst 模式下 nRF24L01 可以与成本较低的低速 MCU 相连。高速信号处理是由芯片内部的射频协议处理的，nRF24L01 提供 SPI 接口，数据率取决于单片机本身接口速度。ShockBurst 模式通过允许与单片机低速通信而无线部分高速通信，减小了通信的平均消耗电流。

在 ShockBurst™ 接收模式下，当接收到有效的地址和数据时 IRQ 通知 MCU，随后 MCU 可将接收到的数据从 RX FIFO 寄存器中读出。

在 ShockBurst™ 发送模式下，nRF24L01 自动生成前导码及 CRC 校验，参见表格 12。数据发送完毕后 IRQ 通知 MCU。减少了 MCU 的查询时间，也就意味着减少了 MCU 的工作量同时减少了软件的开发时间。nRF24L01 内部有三个不同的 RX FIFO 寄存器（6 个通道共享此寄存器）和三个不同的 TX FIFO 寄存器。在掉电模式下、待机模式下和数据传输的过程中 MCU 可以随时访问 FIFO 寄存器。这就允许 SPI 接口可以以低速进行数据传送，并且可以应用于 MCU 硬件上没有 SPI 接口的情况下。

增强型的 ShockBurst™ 模式：

增强型 ShockBurst™ 模式可以使得双向链接协议执行起来更为容易、有效。典型的双向链接为：发送方要求终端设备在接收到数据后有应答信号，以便于发送方检测有无数据丢失。一旦数据丢失，则通过重

新发送功能将丢失的数据恢复。增强型的 ShockBurst™ 模式可以同时控制应答及重发功能而无需增加 MCU 工作量。

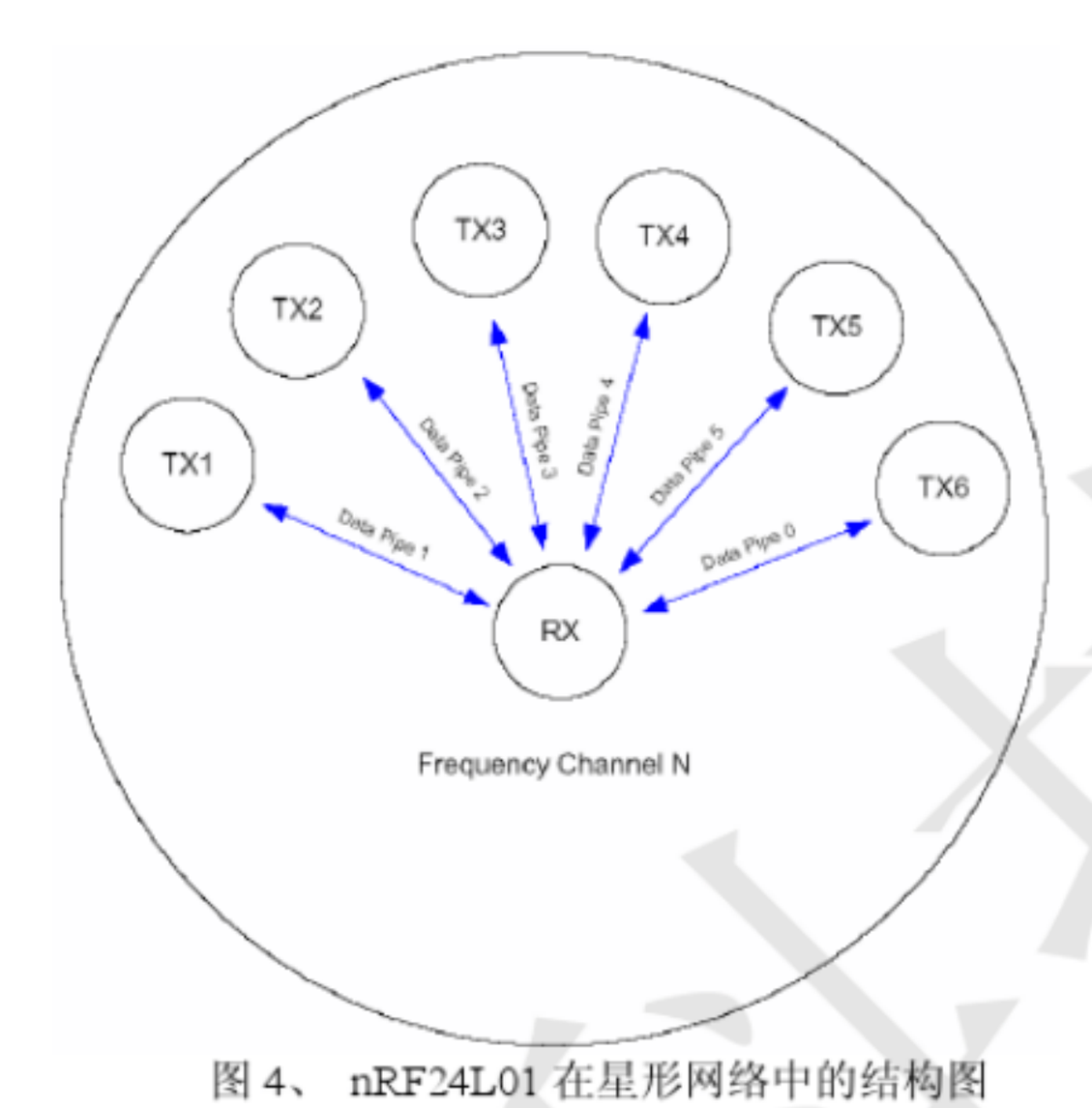


图 4、 nRF24L01 在星形网络中的结构图

nRF24L01 在接收模式下可以接收 6 路不同通道的数据，见图 4。每一个数据通道使用不同的地址，但是共用相同的频道。也就是说 6 个不同的 nRF24L01 设置为发送模式后可以与同一个设置为接收模式的 nRF24L01 进行通讯，而设置为接收模式的 nRF24L01 可以对这 6 个发射端进行识别。数据通道 0 是唯一的一个可以配置为 40 位自身地址的数据通道。1~5 数据通道都为 8 位自身地址和 32 位公用地址。所有的数据通道都可以设置为增强型 ShockBurst 模式。

nRF24L01 在确认收到数据后记录地址，并以此地址为目标地址发送应答信号。在发送端，数据通道 0 被用做接收应答信号，因此，数据通道 0 的接收地址要与发送端地址相等以确保接收到正确的应答信号。见图 5 选择地址举例。

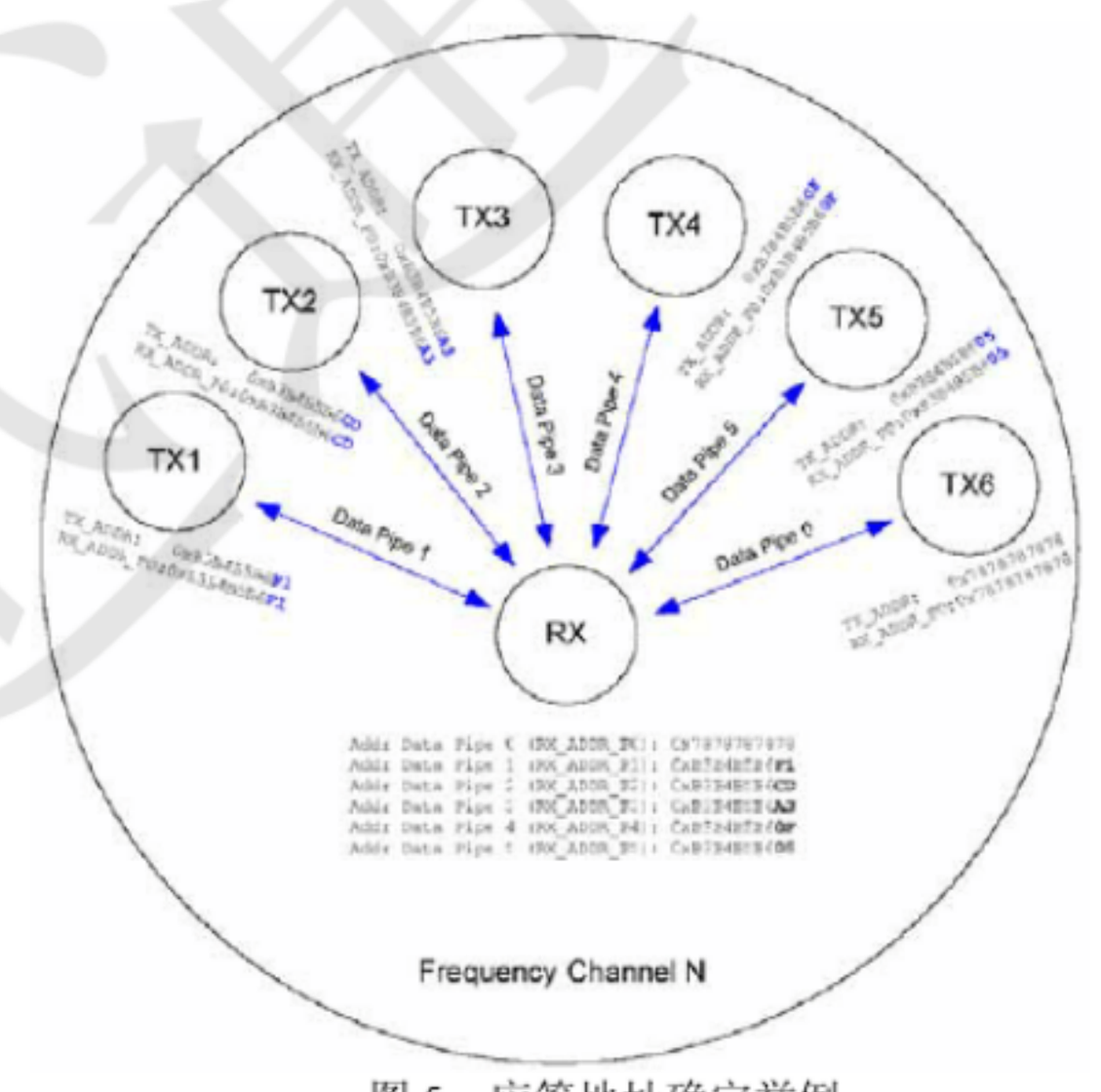


图 5、应答地址确定举例

nRF24L01 配置为增强型的 ShockBurst™ 发送模式下时，只要 MCU 有数据要发送，nRF24L01 就会启动 ShockBurst™ 模式来发送数据。在发送完数据后 nRF24L01 转到接收模式并等待终端的应答信号。如果没有收到应答信号，nRF24L01 将重发相同的数据包，直到收到应答信号或重发次数超过 SETUP_RETR_ARC 寄存器中设置的值为止，如果重发次数超过了设定值，则产生 MAX_RT 中断。

只要收到确认信号，nRF24L01 就认为最后一包数据已经发送成功（接收方已经收到数据），把 TX FIFO 中的数据清除掉并产生 TX_DS 中断（IRQ 引脚置高）。

在增强型 ShockBurst™ 模式下，nRF24L01 有如下的特征：

- 当工作在应答模式时，快速的空中传输及启动时间，极大的降低了电流消耗。
- 低成本。nRF24L01 集成了所有高速链路层操作，比如：重发丢失数据包和产生应答信号。无需单片机硬件上一定有 SPI 口与其相连。SPI 接口可以利用单片机通用 I/O 口进行模拟
- 由于空中传输时间很短，极大的降低了无线传输中的碰撞现象
- 由于链路层完全集成在芯片上，非常便于软硬件的开发。

增强型 ShockBurst™ 发送模式：

1、 配置寄存器位 PRIM_RX 为低

2、 当 MCU 有数据要发送时，接收节点地址（TX_ADDR）和有效数据(TX_PLD)通过 SPI 接口写入 nRF24L01。发送数据的长度以字节计数从 MCU 写入 TX FIFO。当 CSN 为低时数据被不断的写入。发送端发送完数据后，将通道 0 设置为接收模式来接收应答信号，其接收地址(RX_ADDR_P0)与接收端地址(TX_ADDR)相同。例：在图 5 中数据通道 5 的发送端(TX5)及接收端(RX)地址设置如下：

   TX5：TX_ADDR=0xB3B4B5B605

   TX5：RX_ADDR_P0=0xB3B4B5B605

   RX：RX_ADDR_P5=0xB3B4B5B605

3、 设置 CE 为高，启动发射。CE 高电平持续时间最小为 10 us。

4、 nRF24L01　ShockBurst™ 模式：

   - 无线系统上电
   - 启动内部 16MHz 时钟
   - 无线发送数据打包（见数据包描述）
   - 高速发送数据（由 MCU 设定为 1Mbps 或 2Mbps）

5、 如果启动了自动应答模式（自动重发计数器不等于 0，ENAA_P0=1），无线芯片立即进入接收模式。如果在有效应答时间范围内收到应答信号，则认为数据成功发送到了接收端，此时状态寄存器的 TX_DS 位置高并把数据从 TX FIFO 中清除掉。如果在设定时间范围内没有接收到应答信号，则重新发送数据。如果自动重发计数器（ARC_CNT）溢出（超过了编程设定的值），则状态寄存器的 MAX_RT 位置高。不清除 TX FIFO 中的数据。当 MAX_RT 或 TX_DS 为高电平时 IRQ 引脚产生中断。IRQ 中断通过写状态寄存器来复位（见中断章节）。如果重发次数在达到设定的最大重发次数时还没有收到应答信号的话，在 MAX_RX 中断清除之前不会重发数据包。数据包丢失计数器(PLOS_CNT)在每次产生 MAX_RT 中断后加一。也就是说：重发计数器 ARC_CNT 计算重发数据包次数，PLOS_CNT 计算在达到最大允许重发次数时仍没有发送成功的数据包个数。

6、 如果 CE 置低，则系统进入待机模式 I。如果不设置 CE 为低，则系统会发送 TX FIFO 寄存器中下一包数据。如果 TX FIFO 寄存器为空并且 CE 为高则系统进入待机模式 II

7、 如果系统在待机模式 II，当 CE 置低后系统立即进入待机模式 I

增强型 ShockBurst™ 接收模式：

1、 ShockBurst™ 接收模式是通过设置寄存器中 PRIM_RX 位为高来选择的。准备接收数据的通道必须被使能（EN_RXADDR 寄存器），所有工作在增强型 ShockBurst™ 模式下的数据通道的自动应答功能是由(EN_AA 寄存器)来使能的，有效数据宽度是由 RX_PW_Px 寄存器来设置的。地址的建立过程见增强型 ShockBurst™ 发送章节。

2、 接收模式由设置 CE 为高来启动。

3、 130us 后 nRF24L01 开始检测空中信息。

4、 接收到有效的数据包后（地址匹配、CRC 检验正确），数据存储在 RX_FIFO 中，同时 RX_DR 位置高，并产生中断。状态寄存器中 RX_P_NO 位显示数据是由哪个通道接收到的。

5、 如果使能自动确认信号，则发送确认信号。

6、 MCU 设置 CE 脚为低，进入待机模式 I（低功耗模式）。

7、 MCU 将数据以合适的速率通过 SPI 口将数据读出。

8、 芯片准备好进入发送模式、接收模式或掉电模式。

两种数据双方向的通讯方式

如果想要数据在双方向上通讯,PRIM_RX 寄存器必须紧随芯片工作模式的变化而变化。处理器必须保

证 PTX 和 PRX 端的同步性。在 RX_FIFO 和 TX_FIFO 寄存器中可能同时存有数据。

自动应答（RX）：

自动应答功能减少了外部 MCU 的工作量，并且在鼠标/键盘等应用中也可以不要求硬件一定有 SPI 接口，因此降低成本减少电流消耗。自动重应答功能可以通过 SPI 口对不同的数据通道分别进行配置。

在自动应答模式使能的情况下，收到有效的数据包后，系统将进入发送模式并发送确认信号。发送完确认信号后，系统进入正常工作模式（工作模式由 PRIM_RX 位和 CE 引脚决定）。

自动重发功能（ART）(TX)：

自动重发功能是针对自动应答系统的发送方。SETUP_RETR 寄存器设置：启动重发数据的时间长度。在每次发送结束后系统都会进入接收模式并在设定的时间范围内等待应答信号。接收到应答信号后，系统转入正常发送模式。如果 TX FIFO 中没有待发送的数据且 CE 脚电平为低，则系统将进入待机模式 I。如果没有收到确认信号，则系统返回到发送模式并重发数据直到收到确认信号或重发次数超过设定值（达到最大的重发次数）。有新的数据发送或 PRIM_RX 寄存器配置改变时丢包计数器复位。

数据包识别和 CRC 校验应用于增强型 ShockBurst™ 模式下：

每一包数据都包括两位的 PID（数据包识别）来识别接收的数据是新数据包还是重发的数据包。PID 识别可以防止接收端同一数据包多次送入 MCU。在发送方每从 MCU 取得一包新数据后 PID 值加一。PID 和 CRC 校验应用在接收方识别接收的数据是重发的数据包还是新数据包。如果在链接中有一些数据丢失了，则 PID 值与上一包数据的 PID 值相同。如果一包数据拥有与上一包数据相同的 PID 值，nRF24L01 将对两包数据的 CRC 值进行比较。如果 CRC 值也相同的话就认为后面一包是前一包的重发数据包而被舍弃。

1：接收方：

接收方对新接收数据包的 PID 值与上一包进行比较。如果 PID 值不同，则认为接收的数据包是新数据包。如果 PID 值与上一包相同，则新接收的数据包有可能与前一包相同。接收方必须确认 CRC 值是否相等，如果 CRC 值与前一包数据的 CRC 值相等，则认为是同一包数据并将其舍弃。

2：发送方：

每发送一包新的数据则发送方的 PID 值加一。

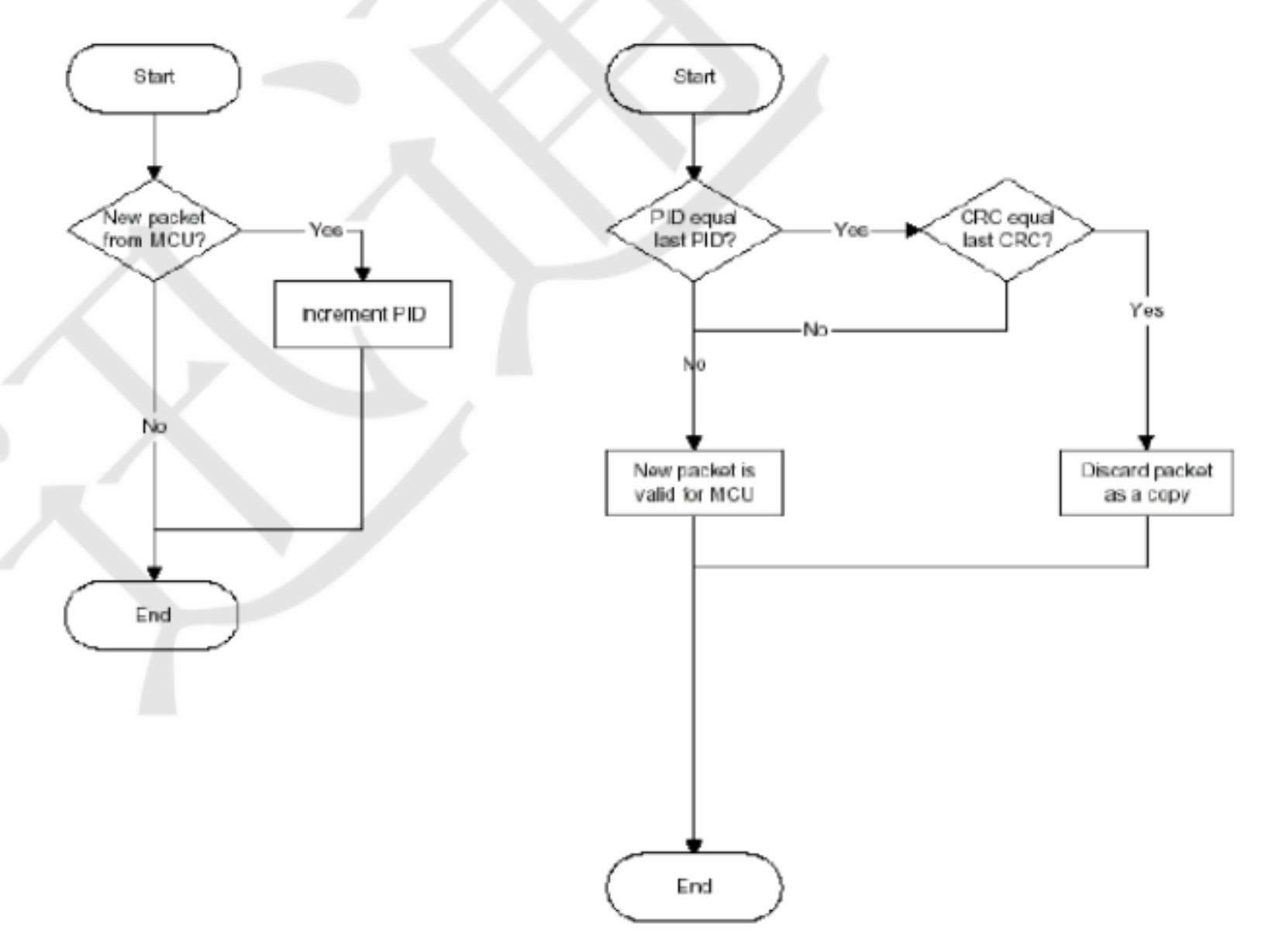


图 6、PID 值生成和检测

CRC 校验的长度是通过 SPI 接口进行配置的。一定要注意 CRC 计算范围包括整个数据包：地址、PID 和有效数据等。若 CRC 校验错误则不会接收数据包，这一点是接收数据包的附加要求，在上图没有说明。

载波检测—CD：

当接收端检测到射频范围内的信号时将 CD 置高，否则 CD 为低。内部的 CD 信号在写入寄存器之前是经过滤波的，内部 CD 高电平状态至少保持 128us 以上。

在增强型ShockBurst™模式中只有当发送模块没有成功发送数据时，推荐使用CD检测功能。如果发送端PLOS_CNT显示数据包丢失率太高时，可将其设置位接收模式检测CD值，如果CD为高（说明通道出现了拥挤现象），需要更改通信频道；如果CD为低电平状态（距离超出通信范围），可保持原有通信频道，但需作其它调整。

数据通道：

nRF24L01 配置为接收模式时可以接收 6 路不同地址相同频率的数据。每个数据通道拥有自己的地址并且可以通过寄存器来进行分别配置。

数据通道是通过寄存器 EN_RXADDR 来设置的，默认状态下只有数据通道 0 和数据通道 1 是开启状态的。

每一个数据通道的地址是通过寄存器 RX_ADDR_Px 来配置的。通常情况下不允许不同的数据通道设置完全相同的地址。

数据通道 0 有 40 位可配置地址。数据通道 1~5 的地址为：32 位共用地址+各自的地址（最低字节）。图 7 所示的是数据通道 1~5 的地址设置方法举例。所有数据通道可以设置为多达 40 位，但是 1~5 数据通道的最低位必须不同。

图 7 、通道 0~5 的地址设置

当从一个数据通道中接收到数据，并且此数据通道设置为应答方式的话，则 nRF24L01 在收到数据后产生应答信号，此应答信号的目标地址为接收通道地址。

寄存器配置有些是针对所有数据通道的，有些则是针对个别的。如下设置举例是针对所有数据通道的：

- CRC 使能/禁止
- CRC 计算
- 接收地址宽度
- 频道设置
- 无线数据通信速率
- LNA 增益
- 射频输出功率

寄存器配置：

nRF24L01 所有配置都在配置寄存器中，所有寄存器都是通过 SPI 口进行配置的。

SPI 接口：

SPI 接口是标准的 SPI 接口，其最大的数据传输率为 10Mbps。大多数寄存器是可读的。

SPI 指令设置：

SPI 接口可能用到的指令在下面有所说明。CSN 为低后 SPI 接口等待执行指令。每一条指令的执行都必须通过一次 CSN 由高到低的变化。

SPI 指令格式：

<命令字：由高位到低位（每字节）>

<数据字节：低字节到高字节，每一字节高位在前>参看图 8 及图 9

指令名称	指令格式	操作
R_REGISTER	000A AAAA	读配置寄存器。AAAAA 指出读操作的寄存器地址
W_REGISTER	001A AAAA	写配置寄存器。AAAAA 指出写操作的寄存器地址 只有在掉电模式和待机模式下可操作。
R_RX_PAYLOAD	0110 0001	读 RX 有效数据：1-32 字节。读操作全部从字节 0 开始。当读 RX 有效数据完成后，FIFO 寄存器中有效数据被清除。 应用于接收模式下。
W_RX_PAYLOAD	1010 0000	写 TX 有效数据：1-32 字节。写操作从字节 0 开始。 应用于发射模式下
FLUSH_TX	1110 0001	清除 TX FIFO 寄存器，应用于发射模式下。
FLUSH_RX	1110 0010	清除 RX FIFO 寄存器，应用于接收模式下。 在传输应答信号过程中不应执行此指令。也就是说，若传输应答信号过程中执行此指令的话将使得应答信号不能被完整的传输。
REUSE_TX_PL	1110 0011	重新使用上一包有效数据。当 CE 为高过程中，数据包被不断的重新发射。 在发射数据包过程中必须禁止数据包重利用功能。
NOP	1111 1111	空操作。可以用来读状态寄存器。

图 8、nRF24L01 SPI 串行口指令设置

R_REGISTER 和 W_REGISTER 寄存器可能操作单字节或多字节寄存器。当访问多字节寄存器时首先要读/写的是最低字节的高位。在所有多字节寄存器被写完之前可以结束写 SPI 操作，在这种情况下没有写完的高字节保持原有内容不变。例如：RX_ADDR_P0 寄存器的最低字节可以通过写一个字节给寄存器 RX_ADDR_P0 来改变。在 CSN 状态由高变低后可以通过 MISO 来读取状态寄存器的内容。

中断：

nRF24L01 的中断引脚（IRQ）为低电平触发，当状态寄存器中 TX_DS、RX_DR 或 MAX_RT 为高时触发中断。当 MCU 给中断源写‘1’时，中断引脚被禁止。可屏蔽中断可以被 IRQ 中断屏蔽。通过设置可屏蔽中断位为高，则中断响应被禁止。默认状态下所有的中断源是被禁止的。

SPI 时序：

图 8、9、10 和表 9、10 给出了 SPI 操作及时序。在写寄存器之前一定要进入待机模式或掉电模式。在图 8 至图 10 中用到了下面的符号：

Cn-SPI 指令位

Sn-状态寄存器位

Dn-数据位（备注：由低字节到高字节，每个字节中高位在前）